

## 介绍

本应用手册适用于需要 ACM32F4xx 系列芯片的固件包。

本文档说明应与相关的用户手册、数据表一同阅读。

# 1. 固件包结构

## 1.1. 目录说明

固件包主要包含了以下四个文件夹：



固件库的 `module demo` 包含了 `eFlash` 烧录的插件，以及各个模块的 `module demo`。`eFlash` 烧录插件用于 `SWD` 下载使用，具体见快速上手文件夹中开发快速上手文档的 3.2 章节的说明。固件库的说明详见第二章。

开发板文件夹中包含了 `LQFP64` 封装的 `NUCLEO` 开发板原理图，将芯片可用的 `IO` 管脚都已通过排针引出。

快速上手文件夹中的文档主要针对开发板进行了介绍，以及如何安装虚拟串口驱动来进行串口打印，还有如何使用 `CMSIS-DAP` 来进行 `SWD` 仿真。

下载工具文件夹包含了下载工具和使用手册。使用开发板的 `USB` 虚拟串口进行下载时，需要先安装虚拟串口驱动，见开发快速上手文档中 3.1 章节。

## 2. 固件库说明

### 2.1. 固件库结构

固件库结构如下图所示：

ADC	2021/1/20 17:07	文件夹
AES	2021/1/20 17:07	文件夹
CAN	2021/1/20 17:07	文件夹
COMP	2021/1/20 17:07	文件夹
Core_Drivers	2021/1/20 17:07	文件夹
CRC	2021/1/20 17:07	文件夹
DAC	2021/1/20 17:07	文件夹
DMA	2021/1/20 17:07	文件夹
EFlash	2021/1/20 17:07	文件夹
EXTI	2021/1/20 17:07	文件夹
FAU	2021/1/20 17:07	文件夹
FSUSB	2021/1/20 17:07	文件夹
GPIO	2021/1/20 17:07	文件夹
HASH	2021/1/20 17:07	文件夹
HRNG	2021/1/20 17:07	文件夹
I2C	2021/1/20 17:07	文件夹
I2S	2021/1/20 17:07	文件夹
IWDT	2021/1/20 17:07	文件夹
LPUART	2021/1/20 17:07	文件夹
MPU	2021/1/20 17:07	文件夹
OPA	2021/1/20 17:07	文件夹
POWER	2021/1/20 17:07	文件夹
RTC	2021/1/20 17:07	文件夹
SPI	2021/1/20 17:07	文件夹
TIMER	2021/1/20 17:07	文件夹
UART	2021/1/20 17:07	文件夹
WDT	2021/1/20 17:07	文件夹

其中 Core\_Drivers 是公共文件，每个模块的 Demo 工程都会包含 Core\_Drivers 中的服务。Core\_Drivers 包含了算法模块（AES/HASH/FAU 等）的库文件，CMSIS 文件夹里包含了 ARM 官方的头文件，Device 文件夹里包含了系统相关的服务，对应了芯片 SCU 模块的功能以及加速模块的库函数。HAL\_Driver 提供了各个模块的硬件抽象层接口函数。

## 2.2. Feature 宏定义

ACM32F4.h 文件中的宏定义:

`__FPU_PRESENT` 和 `__FPU_USED`: 决定是否启用内核的浮点处理单元。

`__NVIC_PRIO_BITS`: 芯片 NVIC 的中断优先级比特只有 3 位, 最多支持 8 级抢占优先级。

`__ACCELERATE_PRESENT`: 决定是否启用指令加速单元。当 `__ACCELERATE_PRESENT` 为 1 时会打开指令加速单元功能。

`__ACCELERATE_EH_PRESENT`: 决定是否启用数据加速单元。当 `__ACCELERATE_EH_PRESENT` 为 1 时会打开数据加速单元功能, 数据加速单元功能打开后, 不得使用 DMA 功能。

目前的工程中, `__ACCELERATE_EH_PRESENT` 为 0, 用户可更改为 1。

ACM32Fxx\_HAL.h 文件中的宏定义:

`USE_FULL_ASSERT`: 当此功能打开时, HAL 层的函数会对入参进行检查。

`HAL_SYSTICK_ENABLED`: 使用 CMSIS 的 systick 功能。

System\_ACM32F4.h 文件中的宏定义:

`UART_DEBUG_ENABLE`: `printfS` 函数是否为空函数, 控制串口打印。

`DEFAULT_SYSTEM_CLOCK`: 默认系统时钟频率。当系统频率配置为 180M/120M 时, 使用 PLL 时钟源作为系统时钟,  $PCLK=HCLK/2$ 。

当系统频率配置为 64M/32M 时, 使用 RC64M 时钟源作为系统时钟,  $PCLK=HCLK$ 。

`PLL_SOURCE_FROM`: PLL 时钟的输入时钟来源, 可以为 RC64M 时钟的 16 分频 `PLLCLK_SRC_RC4M`, 也可以是外部高速晶振 `PLLCLK_SRC_XTH`。

### 3. 注意事项

- 1、固件包放置的路径最好不要有中文，否则在 KEIL 中查看代码时会不方便。
- 2、尽量不要直接修改 Core\_Drivers 中的函数，以便后续代码库的更新。HAL 库中带 weak 关键字的函数，可以在应用程序中重写该函数，链接时会链接应用中的函数。

## 联系我们

公司：上海爱信诺航芯电子科技有限公司  
地址：上海市闵行区合川路 2570 号科技绿洲三期 2 号楼 702 室  
邮编：200241  
电话：+86-21-6125 9080  
传真：+86-21-6125 9080-830  
Email: [Service@AisinoChip.com](mailto:Service@AisinoChip.com)  
Website: [www.aisinochip.com](http://www.aisinochip.com)

## 版本维护

版本	日期	作者	描述
V1.0	2021-01-25	Aisinochip	初始版
V1.1	2021-02-03	Aisinochip	修改关于加速功能宏的说明

本文档的所有部分，其著作权归上海爱信诺航芯电子科技有限公司（简称航芯公司）所有，未经航芯公司授权许可，任何个人及组织不得复制、转载、仿制本文档的全部或部分组件。本文档没有任何形式的担保、立场表达或其他暗示，若有任何因本文档或其中提及的产品所有资讯所引起的直接或间接损失，航芯公司及所属员工恕不为其担保任何责任。除此以外，本文档所提到的产品规格及资讯仅供参考，内容亦会随时更新，恕不另行通知。